



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0049025
Application Number

출원년월일 : 2003년 07월 18일
Date of Application JUL 18, 2003

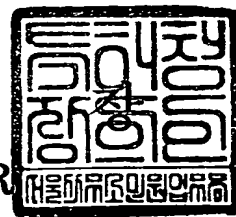
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 11 월 25 일

특 허 청

COMMISSIONER



【서지사항】

| | |
|------------|---|
| 【서류명】 | 특허출원서 |
| 【권리구분】 | 특허 |
| 【수신처】 | 특허청장 |
| 【참조번호】 | 0004 |
| 【제출일자】 | 2003.07.18 |
| 【발명의 명칭】 | 액정 표시 장치 |
| 【발명의 영문명칭】 | Liquid crystal display |
| 【출원인】 | |
| 【명칭】 | 삼성전자 주식회사 |
| 【출원인코드】 | 1-1998-104271-3 |
| 【대리인】 | |
| 【명칭】 | 유미특허법인 |
| 【대리인코드】 | 9-2001-100003-6 |
| 【지정된변리사】 | 김원근 , 박종하 |
| 【포괄위임등록번호】 | 2002-036528-9 |
| 【발명자】 | |
| 【성명의 국문표기】 | 김동규 |
| 【성명의 영문표기】 | KIM,DONG GYU |
| 【주민등록번호】 | 630901-1162114 |
| 【우편번호】 | 449-846 |
| 【주소】 | 경기도 용인시 수지읍 풍덕천리 1167 523동 1305호 |
| 【국적】 | KR |
| 【취지】 | 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 유미특허법인 (인) |
| 【수수료】 | |
| 【기본출원료】 | 20 면 29,000 원 |
| 【가산출원료】 | 2 면 2,000 원 |
| 【우선권주장료】 | 0 건 0 원 |
| 【심사청구료】 | 0 항 0 원 |
| 【합계】 | 31,000 원 |
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 |

【요약서】**【요약】**

박막 트랜지스터가 형성되어 있는 제1 기판, 제1 기판과 소정 간격 이격되어 위에 배치되어 있으며, 블랙 매트릭스가 형성되어 있는 제2 기판, 제1 기판 및 제2 기판 사이에 형성되어 있는 밀봉재, 제1 기판, 제2 기판 및 밀봉재에 의하여 둘러싸인 공간을 채우고 있는 액정층을 포함하고, 제1 기판에 형성되어 있으며, 밀봉재 및 블랙 매트릭스와 중첩하는 부분에 위치하고 있는 도전층은 신호 전달 방향을 따라 형성되어 있는 개구부를 가지고 있는 액정 표시 장치.

【대표도】

도 2

【색인어】

밀봉재, MB, 뭉블랑, UV, 경화

【명세서】

【발명의 명칭】

액정 표시 장치{Liquid crystal display}

【도면의 간단한 설명】

도 1a는 본 발명의 한 실시예에 따른 액정 표시 장치를 도시한 단면도이고,

도 1b는 도 1a에 도시된 도전층에 형성된 개구부의 형상을 나타낸 도면이고,

도 2는 종래의 개구부가 형성되지 않은 도전층의 개략도를 나타낸 도면이고,

도 3은 개구부가 신호 전달 방향에 수직하게 형성되어 있는 도전층의 개략도를 나타낸 도면이고,

도 4a 내지 도 4c는 본 발명의 한 실시예에 따른 액정 표시 장치에 형성된 도전층의 몽블랑 구조의 개략적인 배치도이고,

도 5는 본 발명의 한 실시예에 따른 액정 표시 장치에 형성된 도전층의 몽블랑 구조가 블랙 매트릭스와 중첩하고 있거나 블랙 매트릭스의 외부에 배치되어 있는 것을 나타낸 개략적인 도면이고,

도 6은 본 발명의 한 실시예에 따른 액정 표시 장치에 형성된 도전층 중 유지 전극 배선의 개략적인 배치도이다. ,

<도면의 주요부분에 대한 부호의 설명>

| | |
|-------------|---------------|
| 3 : 액정층 | 110 : 하부 기판 |
| 210 : 상부 기판 | 220 : 블랙 매트릭스 |
| 310 : 밀봉재 | 571 : 개구부 |

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<12> 본 발명은 액정 표시 장치에 관한 것이다.

<13> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 액정층을 통과하는 빛의 투과율을 조절하는 표시 장치이다.

<14> 액정 표시 장치 중에서도 현재 주로 사용되는 것은 전계 생성 전극이 두 표시판에 각각 구비되어 있는 것이다. 이 중에서도 한 표시판에는 복수의 화소 전극이 행렬의 형태로 배열되어 있고 다른 표시판에는 하나의 공통 전극이 표시판 전면을 덮고 있는 구조의 액정 표시 장치가 주류이다. 이 액정 표시 장치에서의 화상의 표시는 각 화소 전극에 별도의 전압을 인가함으로써 이루어진다. 이를 위해서 화소 전극에 인가되는 전압을 스위칭하기 위한 삼단자 소자인 박막 트랜지스터를 각 화소 전극에 연결하고 이 박막 트랜지스터를 제어하기 위한 신호를 전달하는 게이트선과 화소 전극에 인가될 전압을 전달하는 데이터선을 표시판에 설치한다.

<15> 액정 표시 장치를 제조하기 위한 종래의 액정 주입 방법은 우선, 두 표시판에 액정 물질을 배향하기 위한 배향막을 도포하고 배향 처리를 실시한 다음, 액정 주입구를 가지는 밀봉재를 둘레에 인쇄한다. 이어, 두 표시판을 정렬한 다음 핫 프레스(hot press) 공정을 통하여 두 표시판을 부착하고, 액정 주입구를 통하여 두 표시판 사이에 액정 물질을 주입한 다음, 액정 주입구를 봉합하여 액정 셀을 만든다. 그러나, 최근에는 액정 적하 주입 방법이 사용된다. 이

는 밀봉재를 사용하여 소정의 폐각 형상의 틀로 정의된 액티브 영역(active area)에 액정을 적하시킨 후 진공중에서 어셈블리하고 밀봉재를 경화시키는 방법이다.

<16> 그러나, 이러한 액정 적하 주입 방법은 액정이 봉입된 상태에서 밀봉재를 경화시켜야 하기 때문에 액정의 물성 변형을 방지하기 위해서 상온 경화를 시켜야 한다. 따라서, 이 때 사용되는 밀봉재는 UV(Ultra violet) 경화용 밀봉재를 사용한다. 그러므로, UV 광이 밀봉재에 닿을 수 있도록 밀봉재의 상부 또는 하부에는 UV 광을 차단하는 차단막이 없는 것이 바람직하다.

<17> 한편, 이러한 액정 표시 장치용 표시판은 여러 개의 도전층과 절연층이 적층된 층상 구조를 가진다. 게이트선, 데이터선 및 화소 전극은 서로 다른 도전층(이하 각각 게이트 도전체, 데이터 도전체 및 화소 도전체라 함)으로 만들어지고 절연층으로 분리되어 있는데, 아래에서부터 차례로 배치되는 것이 일반적이다.

<18> 따라서, 색 필터 표시판의 블랙 매트릭스가 밀봉재의 상부에서 UV 광을 일부 차단하고, 박막 트랜지스터 표시판의 여러개의 도전층이 UV 의 반사광을 일부 차단함으로써 밀봉재의 경화를 방해한다. 그러므로, 밀봉재의 미경화에 의한 액정 표시 장치의 품질 불량을 유발한다.

【발명이 이루고자 하는 기술적 과제】

<19> 본 발명의 기술적 과제는 밀봉재를 완전히 경화시키고 도전층의 저항의 증가를 최소화할 수 있는 액정 표시 장치를 제공하는 것이다.

【발명의 구성 및 작용】

<20> 본 발명에 따른 액정 표시 장치는 박막 트랜지스터가 형성되어 있는 제1 기판, 상기 제1 기판과 소정 간격 이격되어 위에 배치되어 있으며, 블랙 매트릭스가 형성되어 있는 제2 기판, 상기 제1 기판 및 제2 기판 사이에 형성되어 있는 밀봉재, 상기 제1 기판, 제2 기판 및 상기

밀봉재에 의하여 둘러싸인 공간을 채우고 있는 액정층을 포함하고, 제1 기판에 형성되어 있으며, 상기 밀봉재 및 상기 블랙 매트릭스와 중첩하는 부분에 위치하고 있는 도전층은 신호 전달 방향을 따라 형성되어 있는 개구부를 가지고 있는 것이 바람직하다.

<21> 또한, 상기 신호 전달 방향은 도전층의 길이 방향이고, 상기 개구부가 형성되어 있는 도전층을 서로 연결하는 연결부가 형성되어 있는 것이 바람직하다.

<22> 또한, 상기 개구부의 간격은 도전층의 간격과 같거나 도전층의 간격보다 크게 형성되어 있는 것이 바람직하다.

<23> 그러면, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예에 대하여 첨부한 도면을 참고로 하여 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<24> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

<25> 이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

<26> 도 1a에는 본 발명의 한 실시예에 따른 액정 표시 장치의 개략적인 단면도가 도시되어 있고, 도 1b에는 도 1a에 도시된 도전층에 형성된 개구부의 형상을 나타낸 도면이다.

- <27> 도 1a에 도시된 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 상부 및 하부 기판(210, 110)과, 그 사이에 주입되어 있는 액정층(3)을 포함한다.
- <28> 상부 기판(210)에는 매트릭스 형태로 형성되어 화소 영역을 구분하는 블랙 매트릭스(220)가 형성되어 있다. 그리고, 상부 기판(210)과 소정 간격 이격되어 하부에 하부 기판(110)이 배치되어 있으며, 하부 기판(110)에는 박막 트랜지스터를 포함한 도전층(55)이 금속 패턴을 나타내고 있다. 상부 및 하부 기판(210, 110) 사이의 가장자리에는 밀봉재(310)가 형성되어 있다. 밀봉재(310)는 상부 및 하부 기판(210, 110) 사이에 주입되어 있는 액정층(3)을 밀봉하고, 상부 및 하부 기판(210, 110)을 서로 접착시키는 역할을 한다.
- <29> 하부 기판(110)에 형성되어 있는 박막 트랜지스터나 여러 배선들을 이루는 도전층(55) 중 일부는 밀봉재(310) 및 블랙 매트릭스(220)와 중첩한다. 이렇게 도전층(55) 및 블랙 매트릭스(220)와 중첩된 밀봉재(310)에 의해 액정 표시 장치의 제조 공정 중 밀봉재(310)를 경화시키기 위해 조사된 UV 광이 차단된다. 이 경우에는 UV 광에 의한 밀봉재(310)의 경화가 불완전하게 이루어진다. 이를 방지하기 위해 도전층(55)은 밀봉재(310) 및 블랙 매트릭스(220)와 중첩되는 중첩부(A)에 개구부(57)를 가진다.
- <30> 따라서, 액정 표시 장치의 제조 공정 중 개구부(57)를 통해 UV 광선이 통과함으로써 밀봉재(310)의 경화가 완전히 이루어질 수 있다.
- <31> 그러나, 하부 기판(110)의 도전층(55)에 개구부(57)가 형성된 경우에는 도전층(55)의 저항이 증가된다.
- <32> 따라서, 이러한 도전층(55)의 저항의 증가를 최소화하면서 밀봉재(310)의 완전한 경화를 이루기 위해, 도 1b에 도시된 바와 같이, 개구부(57)를 긴 슬릿 형상으로 형성한다. 즉, 개

구부(571)는 신호 전달 방향인 도전층(55)의 길이 방향을 따라 형성되어 있다. 그리고, 개구부의 간격은 도전층의 간격과 같거나 도전층의 간격보다 크게 형성되어 있는 것이 바람직하다. 이는 개구부의 간격이 상기와 같아야 UV 광이 충분히 투과하여 밀봉재를 경화시킬 수 있기 때문이다.

<33> 이 경우에 도전층(55)은 복수개의 긴 슬릿 형상의 개구부(571)에 의해 복수개의 긴 가는 배선허상이 된다.

<34> 이 경우, 신호 전달 방향을 따라 형성되어 있는 개구부(571)를 가지고 있는 도전층(55)은 도 2에 도시된 바와 같이 개구부(571)가 형성되어 있지 않은 종래의 도전층(55)보다는 저항이 크나, 도 3에 도시된 바와 같이 개구부(571)가 신호 전달 방향에 수직으로 형성되어 있는 도전층(55)보다는 작다.

<35> 즉, 도전층(55)의 저항은 전류가 전달되는 방향에 수직한 단위 면적에 반비례하므로 도 3에 도시된 바와 같이, 개구부(571)가 신호 전달 방향에 수직으로 형성되어 있는 도전층(55)에서는 양 끝단의 두개의 가는 배선의 단위 면적만이 저항에 기여하게 되어 도전층(55)의 총 저항은 매우 커지게 된다.

<36> 예컨대, 신호 전달 방향을 따라 형성되어 있는 개구부(571)를 가지고 있는 도전층(55)에서, 개구부(571)의 간격이 도전층(55)의 간격과 동일한 경우에는 종래의 개구부를 가지고 있지 않은 도전층(55)에 비해 전류가 전달되는 단위 면적이 1/2로 감소하므로, 도전층(55)의 저항은 약 2배 증가한다.

- <37> 그러나, 개구부(571)가 신호 전달 방향에 수직으로 형성되어 있는 도전층(55)에서, 양 끝단의 두 개의 가는 배선의 단위 면적이 도전층(55)의 총 단위 면적의 1/10이라면 종래의 개구부를 가지고 있지 않은 도전층(55)에 비해 도전층(55)의 저항이 약 10배 증가한다.
- <38> 따라서, 도전층(55)에 신호 전달 방향을 따라 개구부(571)를 형성하는 경우에는 저항의 증가를 최소화하고, 개구부(571)를 통해 밀봉재의 완전한 경화도 이룰 수 있다.
- <39> 그리고, 개구부(571)가 형성되어 있는 도전층(55)을 서로 연결하는 연결부(55a)가 도전층(55)을 이루는 물질과 동일한 물질로 형성되어 있는 것이 바람직하다. 이는 복수개의 긴 배선 형상의 도전층의 중간에서 긴 배선의 하나가 끊어지더라도, 인접한 배선을 통해 신호가 전달될 수 있도록 함으로써 인접 배선이 보조 배선의 역할을 할 수 있도록 하고, 긴 배선의 단락에 의해 저항이 증가되는 것을 방지할 수 있기 때문이다.
- <40> 한편, 도전층(55)에 개구부(571)가 형성되어 도전층(55)의 저항이 증가되는 것을 방지하기 위해 도전층(55)을 저 저항 물질로 형성하거나, 도전층(55)의 두께를 두껍게 형성하는 것도 가능하다.
- <41> 이렇게 하부 기판에 형성되어 밀봉재(310) 및 블랙 매트릭스(220)와 중첩되는 도전층(55)에는 여러 가지가 있다. 이하에서, 이를 상세히 설명한다.
- <42> 도 4a 내지 도 4c에는 본 발명의 한 실시예에 따른 액정 표시 장치의 도전층의 개략적인 배치도가 도시되어 있다.
- <43> 도 4a 내지 도 4c에 도시된 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 전기적인 신호를 인가 받아 광선의 투과 여부를 결정하는 액정이 구비된 박막 트랜지스터 표시판(100)을 구비한다. 박막 트랜지스터 표시판(100)에는 화면을 표시하기 위한 화상 신호를 전달

하는 데이터선(171)과, 액정 패널의 박막 트랜지스터의 게이트 소자를 구동하기 위한 게이트 신호를 전달하는 게이트선(121)이 형성되어 있다. 이들 데이터선(171) 및 게이트선(121)을 거쳐서 화상 신호가 액정 패널의 박막 트랜지스터에 인가됨으로써 박막 트랜지스터 표시판(100)의 액정은 전기적인 신호를 받게되고, 이에 따라서 백라이트 어셈블리로부터의 광선을 조정하여 화면을 구성하게 된다.

<44> 이러한 액정 표시 장치에서 박막 트랜지스터 표시판(100)과 인쇄 회로 기판(450, 550)사이에 존재하는 소스 및 게이트 구동 회로부(401, 501)를 박막 트랜지스터 표시판(100) 및 인쇄 회로 기판(450, 550)과 연결하는 방법은 COG(Chip-On Glass) 실장 방식과 TAB(Tape Automated Bonding) 실장 방식으로 크게 구분될 수 있다. COG 실장 방식에 의하면, 박막 트랜지스터 표시판(100)에 반도체 패키지 형태의 구동 회로를 직접 실장하여, 박막 트랜지스터 표시판(100)에 전기적 신호를 전달한다. 한편, TAB 실장 방법에 의하면, 구동 회로가 탑재된 테이프 캐리어 패키지(Tape carrier package, TCP)를 사용하여 인쇄 회로 기판(450, 550)과 박막 트랜지스터 표시판(100)을 직접 연결한다. 테이프 캐리어 패키지의 일단은 박막 트랜지스터 표시판(100)에 접속하고 타단은 인쇄 회로 기판(450, 550)에 접속시킨다. 이 때, 테이프 캐리어 패키지의 입력 배선과 인쇄 회로 기판의 출력 패드는 납땜 또는 이방성 도전 필름을 이용하여 접속시킨다. 또한, 테이프 캐리어 패키지를 그대로 적용하는 대신에 굴곡 유연성이 높은 연성 인쇄 회로 기판(Flexible Printed Circuit Board, FPC)을 사용할 수도 있다.

<45> 이러한 액정표시 장치는 화면의 크기가 커질수록 중량 및 부피가 증가하기 때문에 대화면을 구현하면서 화면 이외의 부분이 차지하는 면적과 부피를 감소시키기 위해서 박막 트랜지스터 표시판(100)의 외부에 형성될 여러 배선들을 액정 패널의 내부에 형성함으로써 액정 표시 장치의 크기를 줄이는 몽블랑 구조가 도입되고 있다.

- <46> 몽블랑 구조의 예로서, 첫째, 도 4a에 도시된 바와 같이, 소스 인쇄 회로 기판(550)에서 게이트 인쇄 회로 기판(450)으로 신호를 전달하는 커넥터(470)를 직접 박막 트랜지스터 표시판(100)내에 위치시킴으로써 액정 표시 장치의 크기를 줄이는 제1 몽블랑 구조가 있다. 둘째, 도 4b에 도시된 바와 같이, 게이트 인쇄 회로 기판(450)을 제거하고 게이트 인쇄 회로 기판(450)의 신호선(403) 및 다수개의 게이트 구동 회로(410)가 직접 박막 트랜지스터 표시판(100)내에 위치하고, 게이트 구동 회로(410)간의 신호선(403)을 직접 박막 트랜지스터 표시판(100)내에 위치시킴으로써 액정 표시 장치의 크기를 줄이는 제2 몽블랑 구조가 있다. 여기서 게이트 인쇄 회로 기판(450)의 신호선(403) 및 다수개의 게이트 구동 회로(410)가 직접 박막 트랜지스터 표시판(100)내에 위치하는 구조가 COG 실장 방식이다.
- <47> 셋째, 도 4c에 도시된 바와 같이, 소스 구동 회로부(501)의 각각의 소스 구동 회로(510)사이의 신호선(503)이 직접 박막 트랜지스터 표시판(100)내에 위치함으로써 액정 표시 장치의 크기를 줄이는 제3 몽블랑 구조가 있다.
- <48> 즉, 도 1a 및 도 4a에 도시된 바와 같이, 하부 기판의 도전층(55) 중에는 소스 인쇄 회로 기판(550)에서 게이트 인쇄 회로 기판(450)으로 신호를 전달하는 커넥터(470)가 박막 트랜지스터 표시판(100)에 직접 형성되어 있는 제1 몽블랑 구조가 있다. 이 때, 도 1a 및 도 4a에 도시된 바와 같이, 커넥터(470)가 밀봉재(310) 및 블랙 매트릭스(220)와 중첩하고 있는 중첩부(A)에 형성되어 있다.
- <49> 또한, 도 1a 및 도 4b에 도시된 바와 같이, 하부 기판의 도전층(55) 중에는 게이트 인쇄 회로 기판(450)의 신호선(403) 및 다수개의 게이트 구동 회로(410)가 직접 박막 트랜지스터 표시판(100)내에 위치하고, 게이트 구동 회로(410)간의 신호선(403)을 직접 박막 트랜지스터 표시판(100)내에 위치시킴으로써 액정 표시 장치의 크기를 줄이는 제2 몽블랑 구조가 있다. 이 때,

도 1a 및 도 4b에 도시된 바와 같이, 게이트 인쇄 회로 기판(450)의 신호선(403)이나 게이트 구동 회로(410)간의 신호선(403)이 밀봉재(310) 및 블랙 매트릭스(220)와 중첩하고 있는 중첩부(A)에 형성되어 있다.

<50> 그리고, 도 1a 및 도 4c에 도시된 바와 같이, 하부 기판의 도전층(55) 중에는 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503)이 박막 트랜지스터 표시판(100)에 직접 형성되어 있는 제3 몽블랑 구조가 있다. 이 때, 도 1a 및 도 4c에 도시된 바와 같이, 소스 구동 회로(510)사이의 신호선(503)이 밀봉재(310) 및 블랙 매트릭스(220)와 중첩하고 있는 중첩부(A)에 형성되어 있다.

<51> 이렇게 커넥터(470), 게이트 인쇄 회로 기판(450)의 신호선(403), 게이트 구동 회로(410)간의 신호선(403), 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503)은 밀봉재(310) 및 블랙 매트릭스(220)와 중첩될 수 있다. 이 경우 액정 표시 장치의 제조 공정 중 경화 단계에서, 상부 기판(210)에서는 블랙 매트릭스(220)에 의해 UV 광이 차단되며, 하부 기판(110)에서는 커넥터(470), 게이트 인쇄 회로 기판(450)의 신호선(403), 게이트 구동 회로(410)간의 신호선(403), 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503)에 의해 UV 광이 차단되어, 밀봉재(310)에 UV 광을 조사할 수 없다. 따라서, 커넥터(470), 게이트 인쇄 회로 기판(450)의 신호선(403), 게이트 구동 회로(410)간의 신호선(403), 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503) 중에서 블랙 매트릭스(220) 및 밀봉재(310)와 중첩되는 중첩부(A)에는 개구부(571)를 형성함으로써 UV 광이 투과되어 밀봉재(310)가 완전 경화 될 수 있도록 한다.

- <52> 한편, 도 5에는 본 발명의 한 실시예에 따른 액정 표시 장치의 일부 배치도가 도시되어 있으며, 상기에서 설명한 물블랑 구조의 도전층(55)이 밀봉재(310)와 중첩되어 있거나, 밀봉재(310)의 외부에 형성되어 있는 것을 나타낸 도면이다.
- <53> 도 5에 도시된 바와 같이, 물블랑 구조의 도전층(55)은 밀봉재(310) 및 블랙 매트릭스(220)와 중첩되는 중첩부에 개구부(571)를 가진다. 이 경우에 커넥터(470), 게이트 인쇄 회로 기판(450)의 신호선(403), 게이트 구동 회로(410)간의 신호선(403), 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503)이 밀봉재와 중첩하고, 따라서, 액정 표시 장치의 제조 공정 중 개구부(571)를 통해 UV 광선이 통과함으로써 밀봉재(310)의 경화가 완전히 이루어질 수 있다.
- <54> 한편, 박막 트랜지스터 표시판(100)에 형성된 제1 물블랑 구조 내지 제3 물블랑 구조의 도전층(55)은 밀봉재(310)의 외부에 위치할 수 있다. 이 경우에는 커넥터(470), 게이트 인쇄 회로 기판(450)의 신호선(403), 게이트 구동 회로(410)간의 신호선(403), 소스 구동 회로부(501)의 소스 구동 회로(510)사이의 신호선(503)이 밀봉재(310)와 중첩되지 않으므로 하부 기판(110)에서 UV 광선을 차단하는 도전층(55)이 줄어들기 때문에 밀봉재(310)의 완전 경화가 가능하다.
- <55> 한편, 하부 기판(110)에 형성된 도전층(55)에는 유지 전극 배선도 있다.
- <56> 도 6에는 박막 트랜지스터 표시판(100)의 하부 기판(110)에 형성된 유지 전극 배선의 개략적인 배치도가 도시되어 있다. 즉, 도 6에 도시된 바와 같이, 게이트선의 좌측 끝부분(129)을 포함하는 게이트선(121) 사이에, 게이트선(121)과 평행하게 유지 전극선(131)이 형성되어 있다. 그리고, 이러한 유지 전극선(131)은 박막 트랜지스터 표시판(100)의 좌우에 형성된 유지 전극

연결 다리(91)와 연결된다. 이러한 유지 전극 연결 다리(91)는 위로 연장되어, 상단 좌우의 끝 부분에 폭이 확장되어 있는 유지 전극선의 끝부분(139)과 연결되어 있다.

<57> 따라서, 박막 트랜지스터 표시판(100)의 좌우 측 가장자리 부분에서 유지 전극 연결 다리(91)는 밀봉재(310)와 중첩된다. 이 경우 상부 기판(210)에서는 블랙 매트릭스(220)에 의해 UV 광이 차단되며, 하부 기판(110)에서는 유지 전극 연결 다리(91)에 의해 UV 광이 차단되어, 밀봉재(310)에 UV 광을 조사할 수 없다. 따라서, 유지 전극 연결 다리(91)중에서 블랙 매트릭스(220) 및 밀봉재(310)와 중첩되는 중첩부(A)에는 개구부(571)를 형성하여 UV 광이 투과되어 밀봉재(310)가 완전 경화 될 수 있도록 한다.

<58> 또한, 하부 기판(110)에 형성된 도전층(55) 중에는 공통 전극 단락부가 있다. 이는 상부 기판(210)에 형성되어 있는 공통 전극과의 연결을 위해 하부 기판(110)에 형성되어 있는 배선이다. 이러한 공통 전극 단락부도 밀봉재(310)와 중첩될 수 있다. 이 경우 상부 기판(210)에서는 블랙 매트릭스(220)에 의해 UV 광이 차단되며, 하부 기판(110)에서는 공통 전극 단락부에 의해 UV 광이 차단되어, 밀봉재(310)에 UV 광을 조사할 수 없다. 따라서, 공통 전극 단락부 중에서 블랙 매트릭스(220) 및 밀봉재(310)와 중첩되는 중첩부(A)에는 개구부(571)를 형성함으로써 UV 광이 투과되어 밀봉재(310)가 완전 경화 될 수 있도록 한다.

<59> 한편, 하부 기판(110)에 형성되어 있는 도전층(55) 중 공통 전극 단락부는 블랙 매트릭스(220)의 외부에 위치할 수도 있다. 이 경우에 공통 전극 단락부가 밀봉재(310)와 중첩되지 않으므로 하부 기판(110)에서 UV 광선을 차단하는 도전층(55)이 줄어들기 때문에 밀봉재(310)의 완전 경화가 가능하다.

<60> 본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시



예가 가능하다는 점을 이해할 수 있을 것이다. 따라서, 본 발명의 진정한 보호범위는 첨부된 청구범위에 의해서만 정해져야 할 것이다.

【발명의 효과】

<61> 본 발명에 따른 액정 표시 장치는 박막 트랜지스터 표시판의 도전층이 UV 광을 차단하지 않도록 도전층에 개구부를 형성하여 밀봉재의 미경화를 방지하고, 개구부의 형상을 신호 전달 방향과 평행하게 형성함으로써 개구부 형성에 의한 저항의 증가를 최소화할 수 있다는 장점이 있다.

【특허청구범위】**【청구항 1】**

박막 트랜지스터가 형성되어 있는 제1 기판,

상기 제1 기판과 소정 간격 이격되어 위에 배치되어 있으며, 블랙 매트릭스가 형성되어 있는 제2 기판,

상기 제1 기판 및 제2 기판 사이에 형성되어 있는 밀봉재,

상기 제1 기판, 제2 기판 및 상기 밀봉재에 의하여 둘러싸인 공간을 채우고 있는 액정 층

을 포함하고,

제1 기판에 형성되어 있으며, 상기 밀봉재 및 상기 블랙 매트릭스와 중첩하는 부분에 위치하고 있는 도전층은 신호 전달 방향을 따라 형성되어 있는 개구부를 가지고 있는 액정 표시 장치.

【청구항 2】

제1항에서,

상기 신호 전달 방향은 도전층의 길이 방향인 액정 표시 장치.

【청구항 3】

제2항에서,

상기 개구부가 형성되어 있는 도전층을 서로 연결하는 연결부가 형성되어 있는 액정 표시 장치.



1020030049025

출력 일자: 2003/12/2

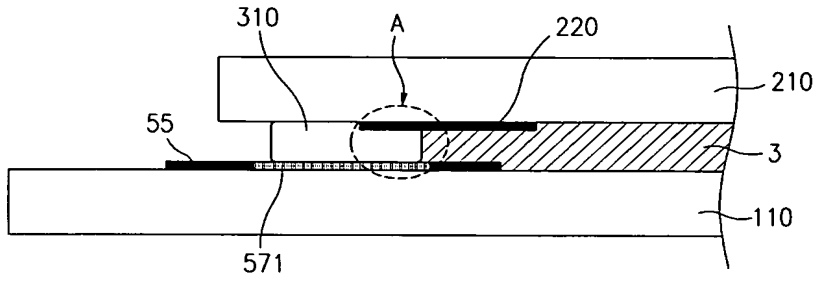
【청구항 4】

제3항에서,

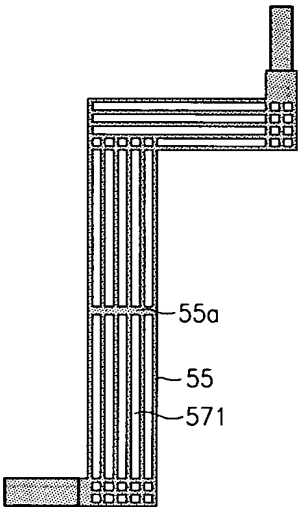
상기 개구부의 간격은 도전층의 간격과 같거나 도전층의 간격보다 크게 형성되어 있는
액정 표시 장치.

【도면】

【도 1a】



【도 1b】



【도 2】

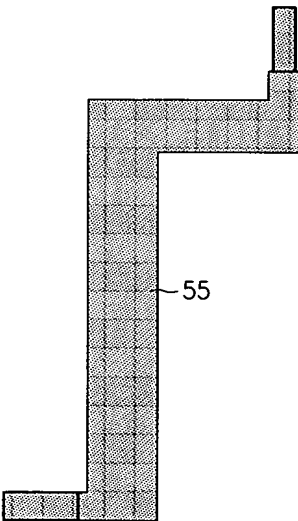
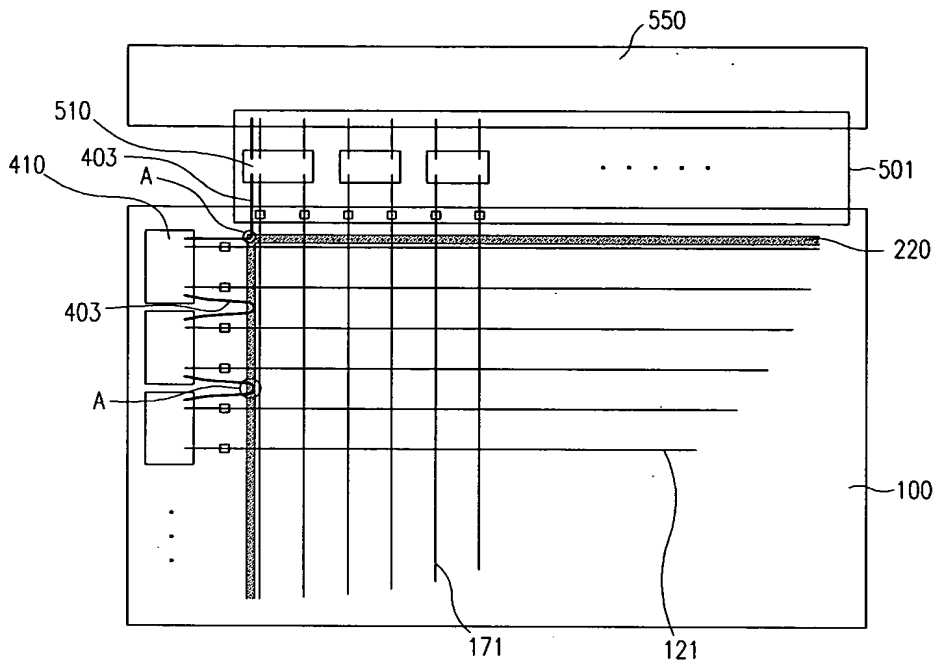


Fig. 1 is a schematic cross-sectional view of a multi-layered structure. It shows a vertical stack of layers, with a horizontal section branching off to the right. Labels 55 and 571 point to specific layers in the vertical stack.

A schematic diagram of a circuit board assembly. It shows a rectangular substrate 100 containing a grid of horizontal traces 171 and vertical traces 121. In the center, there is a dense array of small squares, likely representing components or vias. To the left, a section labeled 450 contains three rectangular blocks connected by vertical lines to the grid; below them are dots indicating more elements. Above the main grid, a horizontal strip 220 runs across the width of the assembly. At the top, a large rectangular block 550 is shown, with several smaller rectangular blocks 501 positioned between it and the main grid. Various other labels point to specific features: 410 points to the left edge of the main grid area; 470 points to a vertical trace near the left edge; 510 points to one of the blocks 501; and 401 points to the bottom edge of the main grid area.

【도 4b】



【도 4c】

